

## 明 細 書

### 圧電デバイス

#### 技術分野

- [0001] 本発明は、圧電デバイスに関し、詳しくは、圧電基板や圧電薄膜を用いた共振子やフィルタなどの圧電素子を備えた圧電デバイスに関する。

#### 背景技術

- [0002] 近年、圧電基板を用いた弾性表面波フィルタ(SAWフィルタ)や圧電薄膜を用いたバルク弾性波フィルタ(BAWフィルタ)などの圧電デバイスについて、素子チップサイズまでパッケージを小型化するチップサイズパッケージ(CSP)の開発が進められている。

- [0003] 例えば図5に示す圧電デバイス2は、IDT(Inter Digital Transducer; 櫛型電極)4aを含む圧電素子と、パッド4bなどの導電パターンとが形成された圧電基板3の一方の主面3aに、支持層5を介してカバー6を設け、カバー6から外部電極7が露出するようになっていて、回路基板1の配線パターン1aに対して所定位置に、フェイスダウン実装する(例えば、特許文献1参照)。

特許文献1: 特開平11-251866号公報(図1)

#### 発明の開示

##### 発明が解決しようとする課題

- [0004] 特許文献1に開示された圧電デバイス2は、カバー6に穴を加工し、この穴に外部電極7を電解めっきや蒸着で埋めることにより、外部電極7をパッド4bと電氣的に接続する。そのため、IDT4aの周囲の振動空間を十分に密封できないため、回路基板1に圧電デバイス2を実装した後に、バッファ樹脂8を介して補強樹脂9で覆うことにより、封止する必要があった。

- [0005] 本発明は、かかる実情に鑑み、小型化しつつ耐湿性を向上することができ、回路基板に実装した後に封止する必要がない圧電デバイス及びその圧電デバイスの製造方法を提供することを目的とする。

##### 課題を解決するための手段

- [0006] 本発明は、上記課題を解決するため、以下のように構成した圧電デバイスを提供する。
- [0007] 圧電デバイスは、a)主面に圧電素子と該圧電素子に接続された導電パターンとが形成された素子基板と、b)前記素子基板の前記主面において前記圧電素子の周囲に配置された支持層と、c)前記支持層に配置された後、前記素子基板の前記主面の法線方向から見たとき、前記素子基板の外周より内側が除去されて、前記素子基板の前記外周より内側に前記素子基板の前記外周と全周に渡って間隔を設けて延在するカバーと、d)前記素子基板より前記カバー側を、前記カバーから前記素子基板の前記主面の周部まで全体的に覆う絶縁性の補強材料と、e)前記導電パターンに電氣的に接続され、前記カバー及び前記補強材料を貫通する導電部材とを備える。
- [0008] 上記構成において、圧電素子は、支持層により間隔を設けてカバーと対向し、圧電素子の周囲には空間が形成されるので、圧電素子は自由に動作する。補強材料により圧電素子を密封することができるので、圧電デバイスは、十分な耐湿性が得られ、回路基板に実装した後に樹脂で覆う必要がない。
- [0009] 好ましくは、前記カバーは、前記素子基板の前記主面の法線方向から見たとき、前記支持層の周面よりも外側まで延在する。
- [0010] 上記構成によれば、支持層よりも大きいカバー材を支持層の上に配置し、支持層の外側を除去することにより、支持層を除去することなくカバー材のみを除去し、除去したカバー材によってカバーを形成することができる。これにより、除去作業量をできるだけ少なくすることができ、加工速度を高めることができる。また、カバーと補強材料の接触面積を大きくでき、封止性を向上できる。
- [0011] 好ましくは、前記カバー又は前記支持層が、ポリイミド樹脂、ベンゾシクロブテン樹脂又はシリコン樹脂である。前記補強材料が、エポキシ樹脂又はシリコン樹脂である。
- [0012] 樹脂が硬化する際にハロゲンガスが発生すると、圧電素子、素子基板の腐食や、圧電素子表面への付着によって特性劣化の原因となる。上記構成によれば、ハロゲンガスが発生しない樹脂を用いるので、このような問題を防止することができる。

- [0013] また、本発明は、上記課題を解決するため、以下のように構成した圧電デバイスの製造方法を提供する。
- [0014] 圧電デバイスの製造方法は、複数の圧電デバイスを同時に製造する製造方法である。圧電デバイスの製造方法は、a)主面に圧電素子と該圧電素子に接続された導電パターンとが形成され、前記圧電素子の周囲に支持層が形成された素子基板について、前記支持層の上にカバーを配置するとともに、該カバーを貫通し、前記導電パターンに電氣的に接続された第1の導電部材を形成する第1の工程と、b)前記素子基板の法線方向から見たとき、一つの圧電デバイスとなる前記素子基板の外周より内側に前記素子基板の前記外周と全周に渡って間隔を設けて延在するように、前記カバー側から前記素子基板まで、少なくとも前記カバーの前記素子基板の前記外周より内側をレーザー光で除去する第2の工程と、c)前記素子基板より前記カバー側を、前記カバー側から前記素子基板まで全体的に覆うように、前記素子基板及び前記カバーに絶縁性の補強材料を配置するとともに、該補強材料を貫通し、前記第1の導電部材に電氣的に接続された第2の導電部材を形成する第3の工程とを含む。
- [0015] 圧電素子は、支持層により間隔を設けてカバーと対向し、圧電素子の周囲には空間が形成されるので、圧電素子は自由に動作する。圧電素子は、補強材料により密封されるので、圧電デバイスは、十分な耐湿性が得られ、回路基板に実装した後に樹脂で覆う必要がない。
- [0016] カバーをレーザーで除去するとき、一つの圧電デバイスとなる境界線に沿って支持層がなければカバーのみを、あれば支持層も除去する。
- [0017] 補強材料側に外部電極を設ける場合、素子基板の導電パターンと外部電極とを電氣的に接続する配線を通すため、カバーに貫通孔を形成する。この貫通孔を形成するために用いるレーザーで、カバーの除去も行うことができる。
- [0018] 好ましくは、前記レーザー光は、波長が355nm以下である。
- [0019] 上記波長のレーザー光は、樹脂を除去するが、金属は除去しない。そのため、素子基板上に、一つの圧電デバイスとなる境界線に沿って金属の給電ラインなどの導電パターンを形成した場合に、カバーを除去し、金属の給電ラインなどを残しておき、カバーの除去後に、電解めっきの際の給電や、素子基板の焦電のアースなどに利用する

ことができる。

[0020] 好ましくは、前記第2の工程と、前記第3の工程との間に、一つの圧電デバイスとなる境界線に沿って前記素子基板の前記主面に形成された前記導電パターンを除去する工程を備える。

[0021] この場合、素子基板と補強材料との間に導電パターンがないので、耐湿性を向上することができる。

[0022] 圧電デバイスの境界線に沿って形成された導電パターンは、電解めっきの給電ラインとして利用できるが、除去した後は利用できないため、外部電極を電解めっきにより形成することは困難になる。この場合には、無電解めっきにより形成する。又は、補強材料を配置する前に、第2の導電部材として、第1の導電部材に電気的に接続された金属柱をカバー上に形成しておき、この金属柱が、補強材料を配置した後に補強材料から露出するようにすればよい。

[0023] 好ましくは、前記第3の工程において、前記素子基板及び前記カバーに配置した前記補強材料を、減圧雰囲気中で硬化させる。

[0024] 補強材料が硬化する際に発生する硬化ガス中に、ハロゲンガスのように特性劣化の原因となる悪影響成分が含まれていても、圧電素子を密封した空間内に入ることを防止することができる。したがって、硬化ガス中の悪影響成分による特性劣化を防ぐことができる。

#### 発明の効果

[0025] 本発明の圧電デバイスは、小型化しつつ耐湿性を向上することができ、回路基板に実装した後に封止する必要がない。また、本発明の圧電デバイスの製造方法によれば、小型化しつつ耐湿性を向上することができ、回路基板に実装した後に封止する必要がない圧電デバイスを製造することができる。

#### 図面の簡単な説明

[0026] [図1]弾性表面波フィルタの断面図である。(実施例1)

[図2]弾性表面波フィルタの平面図である。(実施例1)

[図3]弾性表面波フィルタの製造工程の説明図である。(実施例1)

[図4]弾性表面波フィルタの製造工程の説明図である。(実施例2)

[図5]弾性表面波フィルタの断面図である。(従来例)

### 符号の説明

- [0027] 10 弾性表面波フィルタ(圧電デバイス)  
12 圧電基板(素子基板)  
14 上面(主面)  
15 裏面  
20 金属膜  
22 IDT(圧電デバイス)  
24 パッド(導電パターン)  
30 支持層  
34 周面  
50 カバー  
70 補強材料  
80 外部電極

### 発明を実施するための最良の形態

[0028] 以下、本発明の実施の形態について実施例を、図1～図4を参照しながら説明する。

[0029] 図1の断面図に示すように、弾性表面波フィルタ10は、圧電基板12の一方の主面である上面14に、IDT22を含む圧電素子と、パッド24を含む導電パターンとが金属膜20により形成されている。上面14には、支持層30によって間隔を設けてカバー50を配置して、IDT22の周囲に振動空間26を形成する。支持層30はIDT24の周囲に形成され、圧電基板12の振動空間26に隣接する部分において、弾性表面波が自由に伝搬するようになっている。さらに、絶縁性の補強材料70により、カバー50から上面14の周部まで全体的に覆っている。補強材料70からは外部電極80が露出しており、弾性表面波フィルタ10を電気機器等の回路基板に実装することができるようになっている。圧電基板12の他方の主面15(図において下面)には、保護樹脂16が配置されている。

[0030] カバー50は、支持層30を覆い、支持層30の周面34まで延在している。カバー50

は、周面34よりも外側まで延在してもよい。詳しくは後述するが、カバー5 0及び補強材料7 0には貫通孔が形成され、パッド24と外部電極8 0とを接続する電気配線が通るようになっている。

- [0031] 補強材料7 0は、弾性表面波フィルタ1 0の圧電基板12の上面14の外縁に沿って全周に渡って延在し、圧電基板12の上面14側を封止する。これによって、振動空間26が密封され、外界から遮断される。
- [0032] 弾性表面波フィルタ1 0は、複数個を同時に製造することができ、図2では、2つ弾性表面波フィルタ1 0を製造時の境界線とともに図示している。
- [0033] 図2の平面図に示すように、外部電極8 0として4つの外部電極8 0a, 8 0b, 8 0c, 8 0dが設けられている。外部電極8 0a, 8 0dはアース端子、外部電極8 0bは入力端子、外部電極8 0cは出力端子である。
- [0034] 圧電基板12のウェハの上面には、図2において一点鎖線で模式的に示した金属膜パターンが形成されている。なお、図2において右側の弾性表面波フィルタ1 0については、金属膜パターンの図示を省略している。
- [0035] すなわち、弾性表面波フィルタ1 0内には、IDT22として4つのIDT22a, 22b, 22c, 22dが形成され、パッド24として5つのパッド24a, 24b, 24c, 24d, 24xが形成されている。また、IDT22a, 22b, 22c, 22dの各電極端子とパッド24a, 24b, 24c, 24d, 24xとを接続する配線が形成されている。一方、隣接する弾性表面波フィルタ1 0間の境界に、導電ライン21が形成されている。さらに、導電ライン21と弾性表面波フィルタ1 0内の配線と接続するショートライン25a, 25b, 25c, 25dが形成されている。IDT22aの両側とIDT22bのIDT22cに対する反対側とIDT22dのIDT22cに対する反対側とに反射器があってもよい。IDT又は反射器以外の金属膜パターンは必ずしも支持層に囲まれていなくてもよい。例えばパッド24a, 24b, 24c, 24dとIDTを接続する配線の一部が支持層3 0の外に出てもよい。
- [0036] 支持層3 0の上に配置されたカバー5 0には、パッド24a, 24b, 24c, 24d, 24xに対応する位置に、後述する貫通孔(ビアホール)が形成されている。カバー5 0の上面には、図2において右側の弾性表面波フィルタ1 0について2点鎖線で示したアース配線6 0が形成されている。なお、図2において左側の弾性表面波フィルタ1 0につい

ては、アース配線60の図示を省略している。アース配線60の両端60a, 60bは、カバー50と支持層30を貫通するビアホールを介して、パッド24a, 24dと電氣的に接続される。アース配線60の中間点60xは、カバー50と支持層30を貫通するビアホールを介して、IDT24xに接続されたパッド24xと、電氣的に接続される。アース配線60は、IDT22aとIDT22b及び22dとを接続するホット配線と、絶縁体である支持層30及びカバー50を挟んで立体交差している。

[0037] 図2において右側の弾性表面波フィルタ10について点線で示すように、補強材料70には、矩形の孔72a, 72b, 72c, 72dが形成され、この孔72a, 72b, 72c, 72dを介して、外部電極80a, 80b, 80c, 80dとパッド24a, 24b, 24c, 24dとが電氣的に接続される。なお、図2において左側の弾性表面波フィルタ10については、補強材料70の矩形の孔の図示を省略している。

[0038] 次に、弾性表面波フィルタ10の製造方法について、図3を参照しながら説明する。

[0039] 図3(a)に示すように、圧電基板12のウェハの上面14に、金属膜20を形成する。例えば、厚さ0.3mm、直径100nmの $\text{LiTaO}_3$ 基板上に、IDT22、パッド24、導電ライン21(図2参照)などの部分に、厚さ100nmのAl膜を蒸着リフトオフで形成する。導電ライン21の線幅は、20 $\mu\text{m}$ である。さらに、後のめっき時に給電膜とするために、パッド24と導電ライン21(図2参照)の部分について、厚さ10nmのTi及び厚さ1 $\mu\text{m}$ のAlをリフトオフ法で成膜する。

[0040] 次に、図3(b)に示すように、圧電基板12のウェハの上面14に、支持層30を形成する。支持層30は、IDT22やパッド24の部分に開口を形成する。また、隣り合う弾性表面波フィルタ10との間に間隔を設け、導電ライン21(図2参照)Aにも開口を形成する。例えば、圧電基板12のウェハの上面14に、ネガ型の感光性ポリイミドを20 $\mu\text{m}$ の厚さで塗布し、乾燥・露光・PEB・現像を行って、IDT22、パッド24、及び隣り合う弾性表面波フィルタ10との間の部分が開口したパターン/support層30を形成する。このとき、グレートーンフォトマスクを用いることで、パッド24の開口部に、順テーパの傾斜面32を形成し、次の工程で配線40を形成しやすくする。

[0041] 次に、図3(c)に示すように、パッド24から支持層30の上面のパッド部分(線幅30 $\mu\text{m}$ )まで延在する配線40を形成する。配線40は、後のめっき処理を考慮して、厚さ

10nmのTi膜の上に厚さ $3\mu\text{m}$ のCu膜を成膜する。このとき同時に、支持層30の上面のバット部分と導電ライン21(図2参照)とを接続するショートライン25a~25d(図2参照)を、支持層30の上面にも形成し、めっきライン(線幅 $30\mu\text{m}$ 、膜厚は $3\mu\text{m}$ )として用いる。なお、Cuの代わりにAlを採用すると、後のレーザー加工時のダメージが少ない点ではよいが、メッキ前処理としてシンジケート処理が必要であり、製造コストが増大する。

- [0042] 次に、図3(d)に示すように、カバー50を形成する。例えば、厚さ $15\mu\text{m}$ ~ $35\mu\text{m}$ のポリイミドフィルムにポリイミド系接着剤を塗布したシートを、ロールラミネート法でウェハ全面に貼り付け、 $200^{\circ}\text{C}$ で硬化させる。
- [0043] 次に、図3(c)に示すように、カバー50に貫通孔(ビアホール)52を形成するとともに、カバー50が支持層30の周面34よりも外側にはみ出した部分を除去し、隣り合う弾性表面波フィルタ10の境界に溝54を加工する。例えば、THGレーザーを用いてカバー50に、直径 $10\mu\text{m}$ のビアホール52と溝54を加工した後、 $\text{O}_2$ アッシングでレーザー加工残膜を除去する。
- [0044] THGレーザー(波長 $355\text{nm}$ )の場合、カバー50のポリイミドフィルムのレーザー光吸収率は99%、導電ライン21やショートライン25a~25dのAlのレーザー光吸収率は10%程度であるので、カバー50のはみ出した部分をレーザーで除去して溝54を形成するとき、その下の上面14に形成された導電ライン21等をレーザーで除去することはない。SHGレーザー(波長 $532\text{nm}$ )、 $\text{CO}_2$ レーザー(波長 $10.6\mu\text{m}$ )を用いる場合であっても、上面14に形成された導電ライン21等を厚く形成するなど、レーザー加工条件を適宜に選択すれば、1回の切断で、隣り合う弾性表面波フィルタ10間に溝54を形成することができる。
- [0045] 隣り合う弾性表面波フィルタ10の支持層30は、周面34により間隔が設けられているので、カバー50のみをレーザーにより短時間で除去することができる。このとき、レーザービームの径が広がると、同じエネルギー密度(同等の加工速度、加工形状を得る)とするためには、大きな出力が必要であるため、加工幅はできるだけ小さくし、エネルギー密度を高くと加工速度を速くする、すなわち、除去後のカバー50が、支持層30の周面34よりも外側まで延在することが好ましい。また、カバーと補強材料の接触



面積を大きくでき、封止性を向上できる。

- [0046] 次に、図3(f)に示すように、ビアホール52を導電材料で埋める。例えば、導電ライン21を給電膜として、Cu電解めっきでビアホール52を埋め込む。
- [0047] 次に、図3(g)に示すように、カバー50の上に、ビアホール52と外部電極80とを接続するためのアース配線60とホット配線65を形成する。例えば、リフトオフによりアース配線60とホット配線65を形成する。このとき、後のめっき注を考慮して、厚さ100nmのTi、厚さ1 $\mu$ mのAl、厚さ100nmのCuの順に形成する。
- [0048] 次に、図3(h)に示すように、補強材料70を圧電基板12のウェハの上面14側に塗布し、支持層30やカバー50などを補強材料70で覆った後、図3(i)に示すように、硬化した補強材料70に貫通孔72を形成し、アース配線60とホット配線65を露出させる。例えば、補強材料70として、エポキシ樹脂、シリコン樹脂、低温ガラスフリット、ポリイミド樹脂又はアクリル酸エステル樹脂を塗布し、カバー50上の厚さが30 $\mu$ mとなるようし、直径100 $\mu$ mの貫通孔72を形成する。貫通孔72は、補強材料70に感光性樹脂を用いる場合にはリソグラフィで、非感光性樹脂を用いる場合にはレーザーで形成する。
- [0049] 補強材料70が硬化する際にハロゲンガスが発生すると、IDT22、圧電基板12の腐食や、素子表面への付着によって特性劣化の原因となる。カバー50や支持層30にポリイミド樹脂、ベンゾシクロブテン樹脂又はシリコン樹脂、補強材料70にエポキシ樹脂又はシリコン樹脂を用いると、ハロゲンガスが発生しないので好ましい。ハロゲンガスが発生する樹脂であっても、減圧雰囲気中で補強材料70を硬化させると、IDT22を密封した振動空間26内にハロゲンガスが入ることを防止することができ、特性劣化を防ぐことができる。
- [0050] 次に、図3(j)に示すように、貫通孔72を介してアース配線60とホット配線65に接続された外部電極80を形成するとともに、圧電基板12の裏面15に保護樹脂16を形成する。
- [0051] 具体的には、外部電極80の下地膜として、アース配線60とホット配線65の貫通孔72から露出した部分に、厚さ30nmのNi、厚さ100nmのAuを順に電解めっきで形成する。下地膜を形成する代わりに、Cu電解めっきで貫通孔72を埋めてNi、Auを

電解めっきした外部電極80自体を形成してもよい。次に、圧電基板12のウェハの裏面にエポキシ樹脂を厚さ10 $\mu$ mで全面に塗布した後、貫通孔72の部分に外部電極用のハンダを印刷し、リフローすることにより、玉状の外部端子を形成する。

[0052] 最後に、圧電基板12のウェハを、隣接する弾性表面波フィルタ10間の境界でダイシングすることにより、弾性表面波フィルタ10の個片に分割する。このとき、補強材料70を切断し、支持層30やカバー50がダイシングによって露出しないようにする。ただし、切断した弾性表面波フィルタ10の側面には、ショートライン25a ~25d(図2参照)の切断面が露出する。

[0053] 上記のようにして弾性表面波フィルタ10を製造する場合、アライメント接合プロセスがなく、カバー50は安価なロールラミネートであるので、製造コストを低減できる。THGレーザを用いることにより、カバー50に直径が10 $\mu$ mのビアホール52を形成でき、素子を小型化できる。感光性樹脂を用いないため、カバー50と補強材料70の材料選択自由度が大きくなる。カバー50や配線が補強材料70で覆われて露出しないので、信頼性を確保できる。めっきで配線を形成するため、ビア導通良品率が優れている。めっきとはんだを併用することにより、外部電極80の強度が高くなる。補強材料70や保護樹脂16により、実装衝撃などに対する強度を確保できる。支持層30、カバー50、補強材料70が樹脂であるので、その緩衝効果により、実装衝撃や熱衝撃で断線等の不具合が起こりにくい。

[0054] 次に、第2実施例の弾性表面波フィルタ10aについて、図4を参照しながら説明する。

[0055] 第2実施例では、第1実施例と製造工程の一部が異なるため、弾性表面波フィルタ10aの側面からは、ショートライン25a ~25d(図2参照)の切断面が露出しない。以下では、第1実施例との相違点を中心に説明する。

[0056] 図4(a) ~ (d) に示すように、第1実施例と同様に、圧電基板12のウェハの上面14に、金属膜20を形成した後、支持層30を形成する。そして、パッド24から支持層30の上面まで延在する配線40を形成した後、カバー50で覆う。

[0057] 次に、図4(e) に示すように、カバー50に貫通孔(ビアホール)52を形成し、ビアホール52を導電材料で埋める。例えば、THGレーザを用いてカバー50に直径10 $\mu$ m

mのビアホール52を加工した後、 $O_2$  アッシングでレーザ加工残膜を除去する。そして、導電ライン21(図2参照)を給電膜として、Cu電解メッキでビアホール52を埋め込む。

- [0058] 次に、図4(例)に示すように、カバーの上に、ビアホール52と外部電極80とを接続するためのアース配線60とホット配線65を形成する。例えば、リフトオフによりアース配線60とホット配線65を形成する。このとき、後のめっき注を考慮して、厚さ100nmのTi、厚さ1 $\mu$ mのAl、厚さ100nmのCuの順に形成する。
- [0059] 次に、図4(g)に示すように、カバー50に溝54を形成する。その際、導電ライン21とパッド24a ~24dとを接続しているショートライン25a ~25dも除去する(図2参照)。例えば、THGレーザを用いて加工した後、 $O_2$  アッシングでレーザ加工残膜を除去する。
- [0060] 次に、図4(h)に示すように、補強材料70をウェハの上面14側に塗布し、支持層30やカバー50などを補強材料70で覆った後、図4(例)に示すように、硬化した補強材料70に貫通孔72を形成し、アース配線60とホット配線65を露出させる。例えば、補強材料70として、エポキシ樹脂、シリコン樹脂、ポリイミド樹脂又はアクリル酸エステル樹脂を塗布し、カバー50上の厚さが30 $\mu$ mとなるようし、直径100 $\mu$ mの貫通孔72を形成する。貫通孔72は、補強材料70に感光性樹脂を用いる場合にはリソグラフィで、非感光性樹脂を用いる場合にはレーザで形成する。
- [0061] 次に、図4(1)に示すように、貫通孔72を介してアース配線60とホット配線65に接続された外部電極80を形成するとともに、圧電基板12の裏面15に保護樹脂16を形成する。
- [0062] 具体的には、外部電極の下地膜として、アース配線60とホット配線65の貫通孔72から露出した部分に、厚さ30nmのNi、厚さ100nmのAuを順に無電解めっきで形成する。下地膜を形成する代わりに、Cu電解めっきで貫通孔72を埋めてNi、Auを無電解めっきした外部電極自体を形成してもよい。次に、圧電基板12のウェハの裏面15にエポキシ樹脂を厚さ10 $\mu$ mで全面に塗布した後、貫通孔72の部分に外部電極用のハンダを印刷し、リフローすることにより、玉状の外部端子を形成する。
- [0063] 最後に、圧電基板12のウェハを、隣接する弾性表面波フィルタ10a間の境界でダ

イシングすることにより、弾性表面波フィルタ1 Q<sub>1</sub>を個片に分割する。このとき、要素間の補強材料7 0を切断し、支持層3 0やカバー5 0がダイシングによって露出しないようにする。

- [0064] カバー5 0に溝54を形成する際に、ショートライン25a ~25d(図2参照)が除去され、ショートライン25a ~25dの配線が補強材料7 0の外に露出しないので、弾性表面波フィルタ1 Q<sub>1</sub>の信頼性が高くなる。
- [0065] なお、第2実施例の弾性表面波フィルタ1 Q<sub>1</sub>は、第1実施例の弾性表面波フィルタ1 0と同様の効果もある。
- [0066] 以上に説明したように、弾性表面波フィルタ1 Q<sub>1</sub> 1 Q<sub>1</sub>は、補強材料7 0でIDT22の周囲の振動空間26を密封することにより、小型化しつつ耐湿性を向上することができ、回路基板に実装した後に封止する必要がない。
- [0067] なお、本発明は、上記実施例に限定されるものではなく、種々の変更を加えて実施することが可能である。
- [0068] 本発明は、弾性表面波フィルタに限らず、弾性表面波を利用する素子を備えた圧電デバイスや、圧電薄膜を用いた圧電素子が基板に形成されたバルク弾性波フィルタなどの圧電デバイスにも適用可能である。

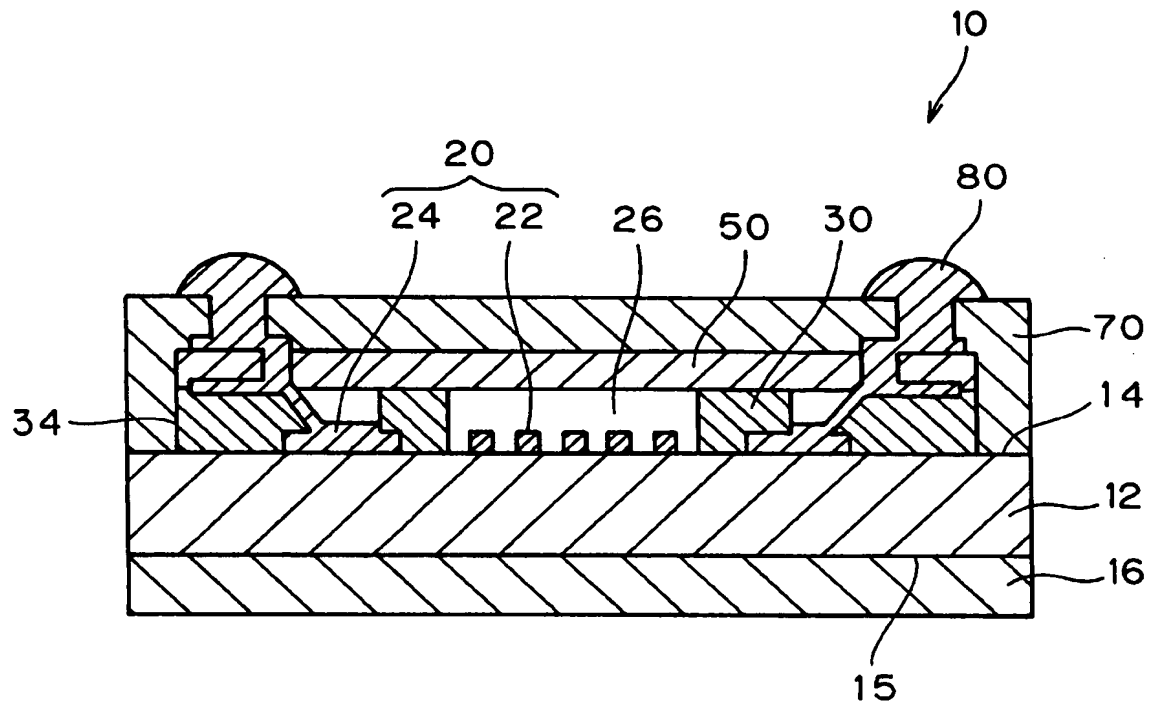
### 請求の範囲

- [1] 主面に圧電素子と該圧電素子に接続された導電パターンとが形成された素子基板と、
- 前記素子基板の前記主面において前記圧電素子の周囲に配置された支持層と、
- 前記支持層に配置された後、前記素子基板の前記主面の法線方向から見たとき、前記素子基板の外周より内側が除去されて、前記素子基板の前記外周より内側に前記素子基板の前記外周と全周に渡って間隔を設けて延在するカバーと、
- 前記素子基板より前記カバー側を、前記カバーから前記素子基板の前記主面の周部まで全体的に覆う絶縁性の補強材料と、
- 前記導電パターンに電氣的に接続され、前記カバー及び前記補強材料を貫通する導電部材とを備えたことを特徴とする、圧電デバイス。
- [2] 前記カバーは、前記素子基板の前記主面の法線方向から見たとき、前記支持層の周面よりも外側まで延在することを特徴とする、請求項1に記載の圧電デバイス。
- [3] 前記カバー又は前記支持層が、ポリイミド樹脂、ベンゾシクロブテン樹脂又はシリコン樹脂であり、
- 前記補強材料が、エポキシ樹脂又はシリコン樹脂であることを特徴とする、請求項1又は2に記載の圧電デバイス。
- [4] 複数の圧電デバイスを同時に製造する、圧電デバイスの製造方法であって、
- 主面に圧電素子と該圧電素子に接続された導電パターンとが形成され、前記圧電素子の周囲に支持層が形成された素子基板について、前記支持層の上にカバーを配置するとともに、該カバーを貫通し、前記導電パターンに電氣的に接続された第1の導電部材を形成する第1の工程と、
- 前記素子基板の法線方向から見たとき、一つの圧電デバイスとなる前記素子基板の外周より内側に前記素子基板の前記外周と全周に渡って間隔を設けて延在するように、前記カバー側から前記素子基板まで、少なくとも前記カバーの前記素子基板の前記外周より内側をレーザー光で除去する第2の工程と、
- 前記素子基板より前記カバー側を、前記カバー側から前記素子基板まで全体的に覆うように、前記素子基板及び前記カバーに絶縁性の補強材料を配置するとともに、

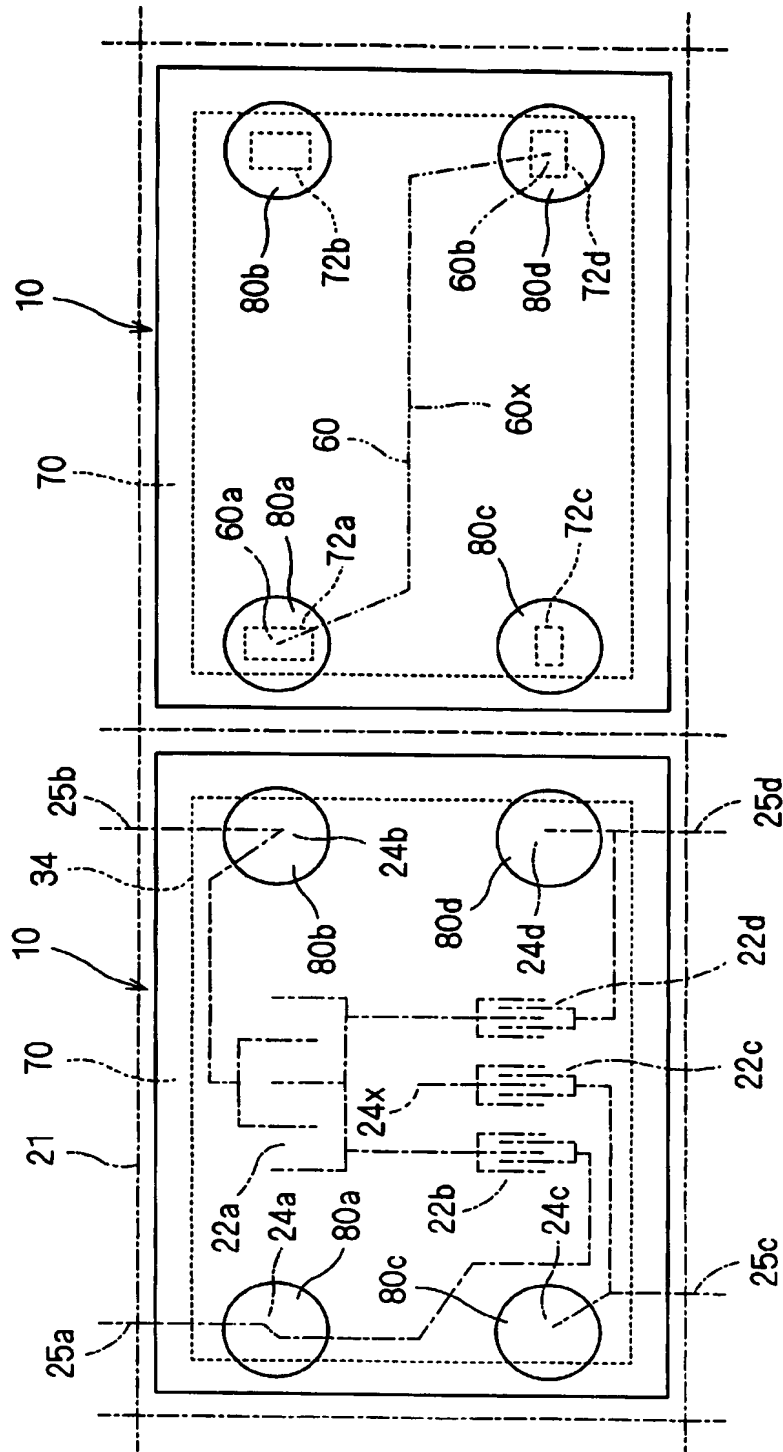
該補強材料を貫通し、前記第1の導電部材に電気的に接続された第2の導電部材を形成する第3の工程とを含むことを特徴とする、圧電デバイスの製造方法。

- [5] 前記レーザー光は、波長が355nm以下であることを特徴とする、請求項4に記載の圧電デバイスの製造方法。
- [6] 前記第2の工程と、前記第3の工程との間に、  
一つの圧電デバイスとなる境界線に沿って前記素子基板の前記主面に形成された前記導電パターンを除去する工程を備えたことを特徴とする、請求項4又は5に記載の圧電デバイスの製造方法。
- [7] 前記第3の工程において、前記素子基板及び前記カバーに配置した前記補強材料を、減圧雰囲気中で硬化させることを特徴とする、請求項4、5又は6に記載の圧電デバイスの製造方法。

[図1]

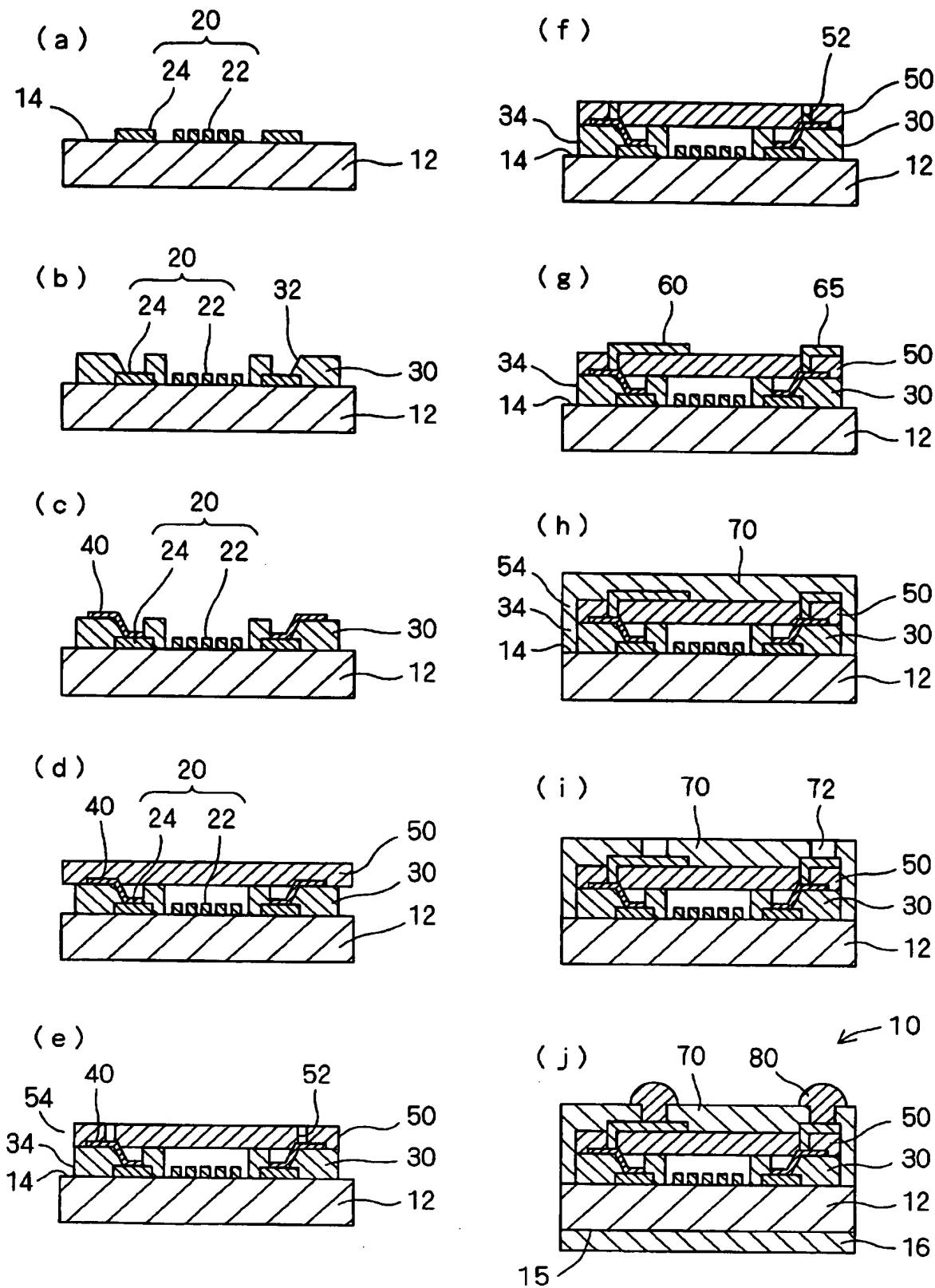


[図2]

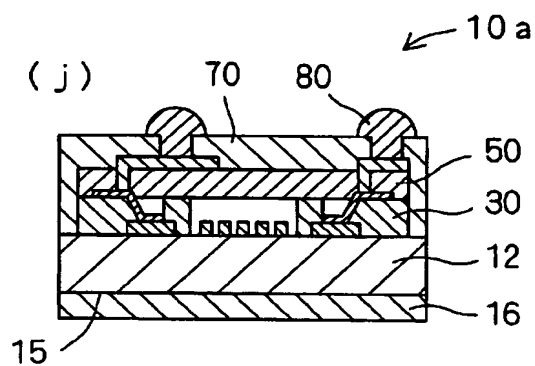
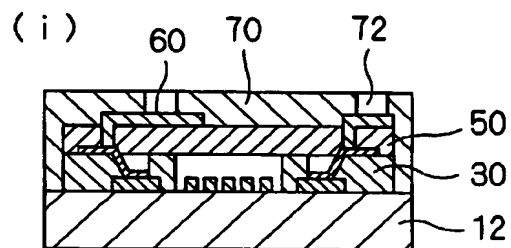
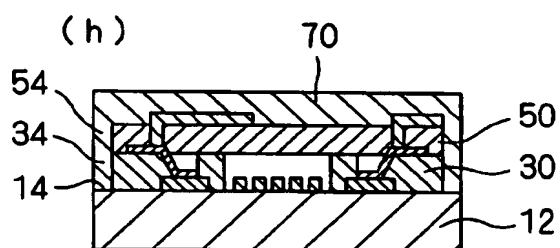
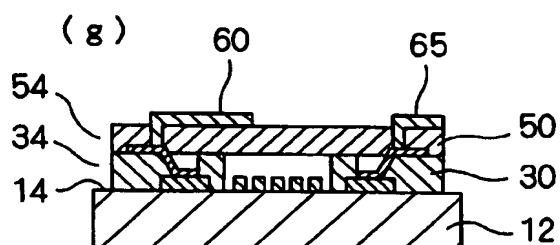
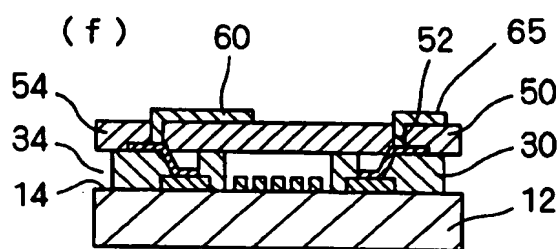
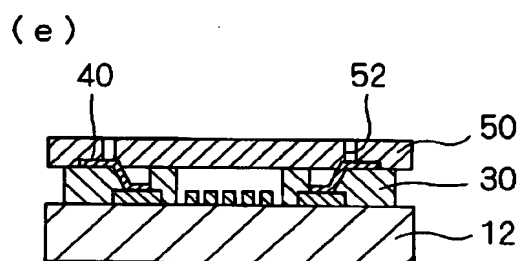
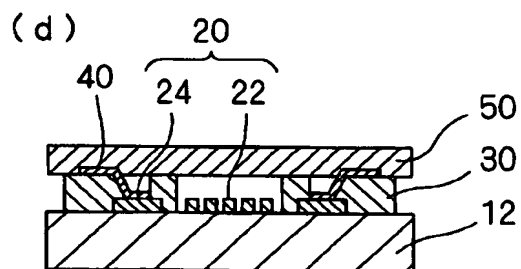
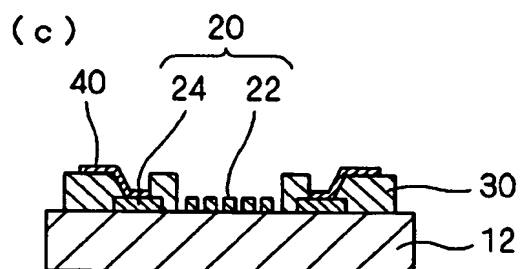
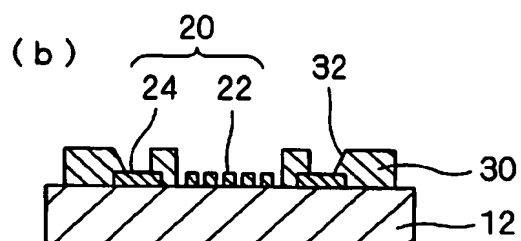
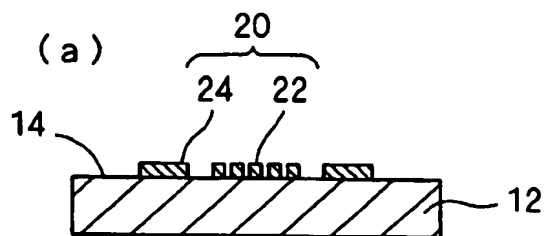




[図3]



[図4]



[図5]

